

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 5月 7日
Date of Application:

出願番号 特願 2003-129127
Application Number:

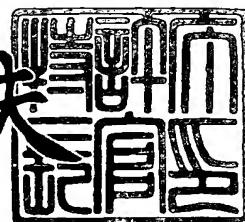
[ST. 10/C] : [JP 2003-129127]

出願人 日本特殊陶業株式会社
Applicant(s):

2004年 2月 23日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 P2003-041

【提出日】 平成15年 5月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 3/46

【発明者】

【住所又は居所】 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式
会社 内

【氏名】 今井 隆治

【発明者】

【住所又は居所】 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式
会社 内

【氏名】 黒田 正雄

【発明者】

【住所又は居所】 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式
会社 内

【氏名】 杉本 康宏

【特許出願人】

【識別番号】 000004547

【氏名又は名称】 日本特殊陶業株式会社

【代理人】

【識別番号】 100114605

【弁理士】

【氏名又は名称】 渥美 久彦

【先の出願に基づく優先権主張】

【出願番号】 特願2003- 76535

【出願日】 平成15年 3月19日

【手数料の表示】

【予納台帳番号】 163844

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0209935

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 中継基板、半導体素子付き中継基板、中継基板付き基板、半導体素子と中継基板と基板とからなる構造体、中継基板の製造方法

【特許請求の範囲】

【請求項 1】

熱膨張係数が $2.0 \text{ ppm}/\text{°C}$ 以上 $5.0 \text{ ppm}/\text{°C}$ 未満であって面接続端子を有する半導体素子が実装される第 1 面及び第 2 面を有し、前記第 1 面及び前記第 2 面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、

前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱と
を備えることを特徴とした中継基板。

【請求項 2】

前記貫通孔の直径は $125 \mu\text{m}$ 以下であり、隣接する前記貫通孔間の中心間距離は $250 \mu\text{m}$ 以下であることを特徴とする請求項 1 に記載の中継基板。

【請求項 3】

熱膨張係数が $2.0 \text{ ppm}/\text{°C}$ 以上 $5.0 \text{ ppm}/\text{°C}$ 未満であって面接続端子を有する半導体素子を備え、かつ、

前記半導体素子が実装される第 1 面及び第 2 面を有し、前記第 1 面及び前記第 2 面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えた
ことを特徴とする半導体素子付き中継基板。

【請求項 4】

熱膨張係数が $5.0 \text{ ppm}/\text{°C}$ 以上であって面接続パッドを有する基板を備え、かつ、

第 1 面及び前記基板の表面上に実装される第 2 面を有し、前記第 1 面及び前記第 2 面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、

前記面接続端子と接続される複数の導体柱とを有する中継基板を備えたことを特徴とする中継基板付き基板。

【請求項 5】

熱膨張係数が 2.0 ppm/°C 以上 5.0 ppm/°C 未満であって面接続端子を有する半導体素子を備え、

熱膨張係数が 5.0 ppm/°C 以上であって面接続パッドを有する基板を備え、かつ、

前記半導体素子が実装される第 1 面及び前記基板の表面上に実装される第 2 面を有し、前記第 1 面及び前記第 2 面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えた

ことを特徴とする、半導体素子と中継基板と基板とからなる構造体。

【請求項 6】

熱膨張係数が 2.0 ppm/°C 以上 5.0 ppm/°C 未満であって面接続端子を有する半導体素子が実装される第 1 面及び第 2 面を有し、前記第 1 面及び前記第 2 面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを備える中継基板の製造方法において、

前記複数の貫通孔を有するセラミック未焼結体を作製する未焼結体作製工程と

、前記複数の貫通孔内に前記導電性金属を充填する金属充填工程と、

前記セラミック未焼結体及び前記導電性金属を加熱して焼結させる同時焼成工程と

を含むことを特徴とする中継基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、中継基板、半導体素子付き中継基板、中継基板付き基板、半導体素子と中継基板と基板とからなる構造体、中継基板の製造方法に関するものである。

【0002】

【従来の技術】

近年、ICチップが実装された配線基板（ICチップ搭載基板やICパッケージなど）とマザーボード等のプリント基板とをじかに接続するのではなく、配線基板とマザーボードとの間にインターポーザと呼ばれる中継基板を介在させてそれらを互いに接続した構造体が各種知られている（例えば、特許文献1参照）。また、この種の構造体に用いられるICチップは、一般に熱膨張係数が2.0 ppm/°C～5.0 ppm/°C程度の半導体材料（例えばシリコン等）を用いて形成される。一方、中継基板や配線基板については、それよりも熱膨張係数がかなり大きい樹脂材料等を用いて形成されることが多い。ただし、ICチップとIC搭載基板との間に中継基板を介在させた構造体については、現在知られていない。

【0003】

【特許文献1】

特開2000-208661号公報（図2（d）等）

【0004】

【発明が解決しようとする課題】

ところで、最近では集積回路技術の進歩によりICチップの動作がますます高速化しているが、それに伴いICチップを大型化してより多くの演算回路を形成しようとする動向がある。しかし、ICチップの処理能力が向上すると発熱量も増大することから、熱応力の影響も次第に大きくなる。また、ICチップをIC搭載基板に実装する際には一般にはんだが使用されるが、はんだが溶融温度から常温に冷却する際には、ICチップとIC搭載基板との熱膨張係数差に起因して熱応力が発生する。

【0005】

そして、特にICチップの一辺の大きさが10.0mmを超えると、大きな熱

応力がICチップと中継基板との界面等に作用することで、チップ接合部分にクラック等が生じるおそれがある。また、ICチップの厚みが1.0mmよりも小さくなると、強度が弱まり、クラック等が生じるおそれがある。それゆえ、構造体に高い信頼性を付与できなくなるという問題がある。

【0006】

本発明は上記の課題に鑑みてなされたものであり、その目的は、半導体素子の接合部分における信頼性が高い、半導体素子と中継基板と基板とからなる構造体を提供することにある。また、本発明の別の目的は、上記の優れた構造体を実現するうえで好適な、中継基板、半導体素子付き中継基板、中継基板付き基板を提供することにある。さらに、本発明のさらに別の目的は、上記の中継基板を効率よく低成本で製造することが可能な製造方法を提供することにある。

【0007】

【課題を解決するための手段、作用及び効果】

そして、上記の課題を解決する手段としては、熱膨張係数が2.0ppm/°C以上5.0ppm/°C未満であって面接続端子を有する半導体素子を備え、熱膨張係数が5.0ppm/°C以上であって面接続パッドを有する基板を備え、かつ、前記半導体素子が実装される第1面及び前記基板の表面上に実装される第2面を有し、前記第1面及び前記第2面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えたことを特徴とする、半導体素子と中継基板と基板とからなる構造体がある。

【0008】

従って、この構造体によると、無機絶縁材料からなる略板形状の中継基板本体を用いたことにより、半導体素子との熱膨張係数差が小さくなり、半導体素子に直接大きな熱応力が作用しなくなる。よって、たとえ半導体素子が大型で発熱量が多いものであったとしても、クラック等が起こりにくい。ゆえに、構造体における半導体素子の接合部分等に高い信頼性を付与することができる。また、貫通孔内に充填された導電性金属からなる導体柱を介して、基板側と半導体素子側と

が確実に導通される。

【0009】

半導体素子と中継基板と基板とからなる上記の構造体を実現するうえで好適なものとしては、熱膨張係数が2.0 ppm/°C以上5.0 ppm/°C未満であって面接続端子を有する半導体素子が実装される第1面及び第2面を有し、前記第1面及び前記第2面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを備えることを特徴とした中継基板がある。さらに、熱膨張係数が2.0 ppm/°C以上5.0 ppm/°C未満であって面接続端子を有する半導体素子を備え、かつ、前記半導体素子が実装される第1面及び第2面を有し、前記第1面及び前記第2面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えたことを特徴とする半導体素子付き中継基板、も好適である。加えて、熱膨張係数が5.0 ppm/°C以上であって面接続パッドを有する基板を備え、かつ、第1面及び前記基板の表面上に実装される第2面を有し、前記第1面及び前記第2面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形成され、前記面接続端子と接続される複数の導体柱とを有する中継基板を備えたことを特徴とする中継基板付き基板、も好適である。

【0010】

ここで前記半導体素子としては、熱膨張係数が2.0 ppm/°C以上5.0 ppm/°C未満であって面接続端子を有するものが使用される。かかる半導体素子の例としては、熱膨張係数が2.6 ppm/°C程度のシリコンからなる半導体集積回路チップ（ICチップ）などを挙げることができる。前記面接続端子とは、電気的接続のための端子であって、面接続によって接続を行うものを指す。なお、面接続とは、被接続物の平面上に線状や格子状（千鳥状も含む）にパッドあるいは端子を形成し、それら同士を接続する場合を指す。なお、前記半導体素子の

大きさ及び形状は特に限定されないが、少なくとも一辺が10.0mm以上であることがよい。このような大型の半導体素子になると、発熱量も増大しやすく熱応力の影響も次第に大きくなるため、本願発明の課題が発生しやすくなるからである。

【0011】

前記基板としては、熱膨張係数が5.0 ppm/°C以上であって面接続パッドを有するものが使用される。前記基板としては、半導体素子やその他の電子部品などが実装される基板、特には半導体素子やその他の電子部品などが実装され、それらを電気的に接続する導体回路を備えた配線基板が挙げられる。熱膨張係数が5.0 ppm/°C以上であるという条件を満たしていれば、基板の形成材料については特に限定されず、コスト性、加工性、絶縁性、機械的強度などを考慮して適宜選択することができる。前記基板としては、例えば、樹脂基板、セラミック基板、金属基板などが挙げられる。

【0012】

樹脂基板の具体例としては、EP樹脂（エポキシ樹脂）基板、PI樹脂（ポリイミド樹脂）基板、BT樹脂（ビスマレイミドートリアジン樹脂）基板、PPE樹脂（ポリフェニレンエーテル樹脂）基板などがある。そのほか、これらの樹脂とガラス繊維（ガラス織布やガラス不織布）やポリアミド繊維等の有機繊維との複合材料からなる基板を使用してもよい。あるいは、連続多孔質PTFE等の三次元網目状フッ素系樹脂基材にエポキシ樹脂などの熱硬化性樹脂を含浸させた樹脂一樹脂複合材料からなる基板等を使用してもよい。前記セラミック基板の具体例としては、例えば、アルミナ基板、ベリリア基板、ガラスセラミック基板、結晶化ガラス等の低温焼成材料からなる基板などがある。前記金属基板の具体例としては、例えば、銅基板や銅合金基板、銅以外の金属単体からなる基板、銅以外の金属の合金からなる基板などがある。

【0013】

また、面接続パッドとは、電気的接続のための端子用パッドであって、面接続によって接続を行うものを指す。かかる面接続パッドは例えば線状や格子状（千鳥状も含む）に形成される。

【0014】

前記中継基板は、無機絶縁材料からなる略板形状の中継基板本体を有している。中継基板本体の熱膨張係数は特に限定されないが、半導体素子及び基板の中間的な値であることが好ましく、具体的には2.0 ppm/°C以上8.0 ppm/°C未満であることがよい。その理由は、仮に中継基板本体の熱膨張係数が8.0 ppm/°Cを超えると、半導体素子との熱膨張係数差が十分に小さくならず、半導体素子に対する熱応力の影響を十分に低減できないからである。従って、例えば熱膨張係数が2.6 ppm/°C程度のシリコン製ICチップを選択した場合には、熱膨張係数が3.0 ppm/°C以上8.0 ppm/°C未満の中継基板本体を用いることが好適であると言える。また、より好ましくは熱膨張係数が3.0 ppm/°C以上5.0 ppm/°C未満の中継基板本体を用いることが好適である。

【0015】

ここで中継基板本体を構成する材料としては、セラミックに代表される無機材料が使用される。セラミックは概して樹脂材料よりも熱膨張係数が小さく、中継基板本体用の材料として好適だからである。また、セラミックは低熱膨張係数という特性以外にも好ましい特性を備えているからである。かかるセラミックの好適例としては、酸化物系の絶縁性エンジニアリングセラミック（例えばアルミナやベリリア等）や、非酸化物系の絶縁性エンジニアリングセラミック（例えば窒化アルミニウム、窒化珪素、窒化ほう素等に代表される窒化物系の絶縁性エンジニアリングセラミック）などがある。なお、中継基板本体に用いられるセラミックは、1000°C以上の高温にて焼成されたものばかりでなく、700°C~800°C程度の比較的低温にて焼成されたセラミック（いわゆる低温焼成セラミック）であってもよい。前記低温焼成セラミックとしては、ホウケイ酸ガラス、アルミナやシリカなどを成分としたものがよく知られている。

【0016】

ここで「熱膨張係数」とは、厚み方向（Z方向）に対して垂直な方向（XY方向）の熱膨張係数のことを意味し、0°C~100°Cの間のTMA（熱機械分析装置）にて測定した値のことをいう。「TMA」とは、熱機械的分析をいい、例えばJPCA-BU01に規定されるものをいう。ちなみに、アルミナの熱膨張係

数は例えば7. 6 ppm/°C、窒化アルミニウムの熱膨張係数は4. 4 ppm/°C、窒化珪素の熱膨張係数は3. 0 ppm/°C、低温焼成セラミックの熱膨張係数は5. 5 ppm/°Cである。

【0017】

中継基板本体を構成する材料として選択されるセラミックは、上記のように絶縁性を有していることがよい。その理由は、絶縁性を有しない中継基板本体では、導体柱の形成時にあらかじめ絶縁層を設ける必要があるが、絶縁性を有する中継基板本体ならばそれが不要になるからである。従って、中継基板の構造の複雑化や工数の増加を回避でき、ひいては装置全体の低コスト化に貢献することができるからである。

【0018】

前記中継基板本体は単層構造であっても複数層構造であってもよいが、どちらかと言えば単層構造であることが好ましい。その理由は、単層構造であれば構造が比較的簡単となり製造も容易になるので、低コスト化を達成しやすくなるからである。また、単層構造であれば、内部に界面が存在しないため、たとえ大きな熱応力が作用したときでも、クラックの発生に至りにくいからである。

【0019】

前記中継基板本体の厚さは、特に限定されないが、強いて言えば0. 1 mm以上0. 3 mm以下であることが好ましく、特には0. 2 mm以上0. 3 mm以下であることがより好ましい。このような厚さ範囲内であると、構造体を構成したときに半導体素子接合部分に加わる熱応力が比較的小さくなり、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどの防止に有利となる。

【0020】

また中継基板本体は、上記のように低熱膨張性であるばかりでなく、高剛性であること（例えばヤング率や曲げ弾性率が高いこと）が好ましい。即ち、中継基板本体の剛性、具体的にいうとヤング率は、少なくとも半導体素子よりも高いことがよく、200 GPa以上、特には300 GPa以上であることがよい。その理由は、中継基板本体に高い剛性が付与されていれば、中継基板本体に大きな熱応力が加わったとしても、その熱応力に耐えることができるからである。従って

、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができるからである。なお、かかる条件を満たすセラミック材料としては、アルミナ（ヤング率=280 GPa）、窒化アルミニウム（ヤング率=350 GPa）、窒化珪素（ヤング率=300 GPa）などがある。

【0021】

また、中継基板本体の剛性を示す別の指標である曲げ弾性率は、200 MPa 以上、特には300 MPa 以上であることがよい。その理由は、中継基板本体に高い剛性が付与されていれば、中継基板本体に大きな熱応力が加わったとしても、その熱応力に耐えることができるからである。従って、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができるからである。なお、かかる条件を満たすセラミック材料としては、アルミナ（曲げ弾性率=350 MPa）、窒化アルミニウム（曲げ弾性率=350 MPa）、窒化珪素（曲げ弾性率=690 MPa）、低温焼成セラミック（曲げ弾性率=200 MPa）などがある。

【0022】

さらに前記中継基板本体は、上記のような低熱膨張性、高剛性であるばかりでなく、高放熱性であることがより好ましい。ここで「高放熱性」とは、少なくとも放熱性（例えば熱伝導率）が基板よりも高いことを意味する。その理由は、放熱性の高い中継基板本体を用いれば、半導体素子が発生した熱を速やかに伝達して放散することができるため、熱応力の緩和を図ることができるからである。従って、大きな熱応力が作用しなくなり、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができるからである。

【0023】

中継基板本体は第1面及び第2面を連通させる複数の貫通孔を有している。貫通孔の直径は特に限定されないが、例えば125 μ m以下であることがよく、100 μ m以下であることがよりよい（ただし、0 μ mは含まず。）。隣接する前記貫通孔間の中心間距離も特に限定されないが、例えば250 μ m以下であることがよく、200 μ m以下であることがよりよい（ただし、0 μ mは含まず。）。かかる直径や中心間距離があまりに大きすぎると、今後予想される半導体素子

のファイン化に十分に対応できない可能性があるからである。換言すると、かかる直径や中心間距離をあまりに大きく設定すると、限られた面積内に多数の導体柱を形成できないからである。さらに好ましくは、貫通孔の直径は $85 \mu\text{m}$ 以下、隣接する前記貫通孔間の中心間距離は $150 \mu\text{m}$ 以下であるとよい（ただし、 $0 \mu\text{m}$ は含まず。）

【0024】

前記中継基板は複数の導体柱を有している。導体柱は第1面及び第2面を貫通し、その一端が面接続端子に接続され、他端が面接続パッドに接続される。かかる導体柱は、中継基板本体に形成された複数の貫通孔内に、導電性金属を充填することにより形成される。前記導電性金属としては特に限定されないが、例えば銅、金、銀、白金、パラジウム、ニッケル、スズ、鉛、チタン、タングステン、モリブデン、タンタル、ニオブなどから選択される1種または2種以上の金属を挙げることができる。2種以上の金属からなる導電性金属としては、例えば、スズ及び鉛の合金であるはんだ等を挙げることができる。複数の貫通孔内に導電性金属を充填する具体的な手法としては、例えば、導電性金属を含む流動状材料（例えば導電性金属ペースト）を作製しそれを印刷充填する手法があるほか、導電性金属めっきを施す手法などがある。

【0025】

セラミック製中継基板本体の貫通孔内に導電性金属ペーストを充填して導体柱を形成する場合、セラミックとペースト中の金属とを同時に焼結させる方法（同時焼成法）を採用してもよく、あるいは先にセラミックを焼結させた後にペーストの充填及びペースト中の金属の焼結を行う方法（後焼成法）を採用してもよい。同時焼成法を採用した中継基板の製造方法としては、前記複数の貫通孔を有するセラミック未焼結体を作製する未焼結体作製工程と、前記複数の貫通孔内に前記導電性金属を充填する金属充填工程と、前記セラミック未焼結体及び前記導電性金属を加熱して焼結させる同時焼成工程とを含むことを特徴とする中継基板の製造方法、が好適である。一方、後焼成法を採用した中継基板の製造方法としては、セラミック未焼結体を焼成して前記中継基板本体を作製する焼成工程と、前記中継基板本体における前記複数の貫通孔の内壁面にメタライズ層を形成するメ

タライズ工程と、前記メタライズ層が形成された前記複数の貫通孔内に前記導電性金属を充填する金属充填工程とを含むことを特徴とする中継基板の製造方法、が好適である。

【0026】

同時焼成法及び後焼成法のいずれを採用するかについては、中継基板を構成するセラミックの種類等に依存するが、どちらの焼成方法も可能であって低成本化を優先したい場合には、同時焼成法を採用することが有利である。後焼成法に比べて同時焼成法のほうが一般に工数が少なくて済み、その分だけ効率よく生産することが可能だからである。なお、セラミックが高温焼成セラミックであってかつ同時焼成法を採用するような場合、導体柱を構成する導電性金属としては、タンゲステン、モリブデン、タンタル及びニオブから選択される少なくとも1つの高融点金属であることが好適である。即ち、1000℃を超える焼成時の高温に遭遇したとしても酸化したり蒸発したりすることもなく、好適な焼結体と化して貫通孔内に残留しうるからである。セラミックが低温焼成セラミックであってかつ同時焼成法を採用するような場合には、導体柱を構成する導電性金属はとりわけ高融点金属である必要はない。よってこの場合には、タンゲステン等よりも融点は低いが導電性に優れる金属（例えば銅、銀、金等）を選択することができる。

【0027】

中継基板を構成するセラミックが、金属材料との同時焼成が不可能なセラミック（例えば窒化珪素など）であれば、必然的に後焼成法が採用されることになるが、その場合には、貫通孔の内壁面に何らかのメタライズ層が形成されることがよい。貫通孔の内壁面（即ちセラミック焼結体からなる面）と導電性金属との間にメタライズ層が存在せず、両者が直接接触していると、両者間に高い密着強度を付与することが困難になる場合がある。これに対して、貫通孔の内壁面と導電性金属との間にメタライズ層が介在していると、両者間に高い密着強度を付与しやすくなる。それゆえ、貫通孔の内壁面と導電性金属との界面にクラック等が起これにくくなり、セラミックと金属との界面での信頼性向上を図ることができる。一方、金属材料との同時焼成が可能なセラミックを採用した場合においては、

メタライズ層は必ずしも必要ではないので、形成されてもされなくてもよい。

【0028】

ここで貫通孔の内壁面にメタライズ層を形成する手法としては、従来周知の手法を採用することが可能であり、具体例としては、蒸着、CVD、PVD、スパッタ、イオンプレーティング等といった薄膜形成法などを挙げることができる。これらの中でも、特に蒸着やCVDのような等方性の薄膜形成法が好適である。メタライズ層を形成する別の手法として、例えば、活性化金属法などを採用してもよい。前記メタライズ層は、例えば、銅、金、銀、白金、パラジウム、ニッケル、スズ、鉛、チタン、タンクステン、モリブデン、タンタル、ニオブなどから選択される1種または2種以上の金属によって形成される。メタライズ層の形成に使用される金属材料は、導体柱を構成する導電性金属と同じ材料であってもよく、異なっていてもよい。

【0029】

前記中継基板は、前記貫通孔から露出する前記導体柱の少なくとも一方の端部表面にバンプを有することが好ましい。この場合、前記バンプは第1面側及び第2面側の両方に設けられていることが好ましい。その理由は、面接続端子や面接続パッドがフラットである場合、導体柱の端部にバンプが設けられていると、面接続端子や面接続パッドに対して導体柱が接続しやすくなるからである。前記バンプは、例えば、公知のはんだ材料を前記導体柱の端面に印刷してリフローすることにより形成されたはんだバンプであってもよい。なお、導体柱と面接続端子との接続、導体柱と面接続パッドとの接続については、両者の端面を対向させた状態で、公知のはんだや導電性樹脂などの導電材料を用いて接続する手法などを採用することができる。

【0030】

前記中継基板本体の第1面上や第2面上には、半導体素子以外の電子部品や素子が1つ以上設けられていてもよい。前記電子部品の具体例としては、チップトランジスタ、チップダイオード、チップ抵抗、チップコンデンサ、チップコイルなどを挙げることができる。これらの電子部品は、能動部品であっても受動部品であってもよい。前記素子の具体例としては、薄膜トランジスタ、薄膜ダイオード

ド、薄膜抵抗、薄膜コンデンサ、薄膜コイルなどを挙げることができる。これらの素子は、能動素子であっても受動素子であってもよい。そして、前記中継基板本体の第1面上や第2面上には、前記電子部品同士、前記素子同士、あるいは前記電子部品や前記素子と導体柱とを接続する配線層が形成されていてもよい。なお、かかる配線層は、前記中継基板本体の内部に形成されていてもよい。例えば、チップコンデンサや薄膜コンデンサを備えた中継基板の場合、低抵抗化、低インダクタンス化を図ることができるために、高性能な構造体を実現しやすくなる。

【0031】

【発明の実施の形態】

[第1の実施形態]

【0032】

以下、本発明を具体化した一実施形態を図1～図7に基づき詳細に説明する。図1は、ICチップ（半導体素子）21と、インターポーザ（中継基板）31と、配線基板（基板）41とからなる本実施形態の半導体パッケージ（構造体）11を示す概略断面図である。図2、図3、図4は、インターポーザ31の製造過程を説明するための概略断面図である。図5は、完成したインターポーザ31を示す概略断面図である。図6は、半導体パッケージ11を構成するICチップ付きインターポーザ（半導体素子付き中継基板）61を示す概略断面図である。図7は、ICチップ付きインターポーザ61を配線基板41上に実装するときの状態を示す概略断面図である。

【0033】

図1に示されるように、本実施形態の半導体パッケージ11は、上記のように、ICチップ21と、インターポーザ31と、配線基板41とからなるLGA（ランドグリッドアレイ）である。なお、半導体パッケージ11の形態は、LGAのみに限定されず、例えばBGA（ボールグリッドアレイ）やPGA（ピングリッドアレイ）等であってもよい。MPUとしての機能を有するICチップ21は、10mm角の矩形平板状であって、熱膨張係数が2.6ppm/°C程度のシリコンからなる。かかるICチップ21の下面側表層には、図示しない回路素子が形成されている。また、ICチップ21の下面側には、複数のバンプ状の面接続

端子 22 が格子状に設けられている。

【0034】

前記配線基板 41 は、上面 42 及び下面 43 を有する矩形平板状の部材からなり、複数層の樹脂絶縁層 44 と複数層の導体回路 45 とを有する、いわゆる多層配線基板である。本実施形態の場合、具体的にはエポキシ樹脂をガラスクロスに含浸させてなる絶縁基材により樹脂絶縁層 44 が形成され、銅箔または銅めっき層により導体回路 45 が形成されている。かかる配線基板 41 の熱膨張係数は、13.0 ppm/°C 以上 16.0 ppm/°C 未満となっている。配線基板 41 の上面 42 には、インターポーラ 31 側との電気的な接続を図るための複数の面接続パッド 46 が格子状に形成されている。配線基板 41 の下面 43 には、図示しないマザーボード側との電気的な接続を図るための複数の面接続パッド 47 が格子状に形成されている。なお、マザーボード接続用の面接続パッド 47 は、インターポーラ接続用の面接続パッド 46 よりも広い面積で広いピッチとなっている。樹脂絶縁層 44 にはビアホール導体 48 が設けられていて、これらのビアホール導体 48 を介して、異なる層の導体回路 45、面接続パッド 46、面接続パッド 47 が相互に電気的に接続されている。また、配線基板 41 の上面 42 には、図 7 の IC チップ付きインターポーラ 61 以外にも、チップコンデンサ、半導体素子、その他の電子部品（いずれも図示略）が実装されている。

【0035】

前記インターポーラ 31 は、上面 32（第 1 面）及び下面 33（第 2 面）を有する矩形平板形状のインターポーラ本体 38（中継基板本体）を有している。インターポーラ本体 38 は、単層構造をなすアルミナ基板からなる。かかるアルミナ基板の熱膨張係数は約 7.6 ppm/°C、ヤング率は約 280 GPa、曲げ弾性率は約 350 MPa である。従って、インターポーラ本体 38 の熱膨張係数は、配線基板 41 の熱膨張係数よりも小さく、かつ、IC チップ 21 の熱膨張係数よりも大きな値となっている。即ち、本実施形態のインターポーラ 31 は、配線基板 41 よりも低い熱膨張性を備えていると言える。また、アルミナ基板のヤング率は、IC チップ 21 よりも高い（即ち 190 GPa 以上である）ことから、本実施形態のインターポーラ 31 は高い剛性を備えている。なお、インターポー

ザ本体38を低温焼成セラミック基板としてもよい。

【0036】

インターポーザ31を構成するインターポーザ本体38には、上面32及び下面33を貫通する複数のビア34（貫通孔）が格子状に形成されている。これらのビア34は、配線基板41が有する各面接続パッド46の位置に対応している。そして、かかるビア34内には、タングステン（W）からなる導体柱35が設けられている。各導体柱35の上端面には略半球状をした上端面側バンプ36が設けられている。これらの上端面側バンプ36は上面32から突出しており、ICチップ21側の面接続端子22に接続されている。各導体柱35の下端面には略半球状をした下端面側バンプ37が設けられている。これらの下端面側バンプ37は下面33から突出しており、配線基板41側の面接続パッド46に接続されている。なお、上記の上端面側バンプ36及び下端面側バンプ37のうち少なくとも一方は、公知のはんだ材料を印刷、リフローすることにより形成されるはんだバンプであってもよい。

【0037】

従って、このような構造の半導体パッケージ11では、インターポーザ31の導体柱35を介して、配線基板41側とICチップ21側とが電気的に接続されている。ゆえに、インターポーザ31を介して、配線基板41—ICチップ21間で信号の入出力が行われるとともに、ICチップ21をMPUとして動作させるための電源が供給されるようになっている。なお、インターポーザ本体38を低温焼成セラミック基板とした場合には、導体柱35は導電性の高い銀（Ag）や銅（Cu）を用いて形成されることがよい。そして、かかる導体柱35を有するインターポーザ31は高速化に適したものとなる。

【0038】

ここで、上記構造の半導体パッケージ11を製造する手順について説明する。

【0039】

インターポーザ31は例えば下記の手順を経て作製される。まず、周知のセラミックグリーンシート形成技術によって、図2に示されるようなアルミナグリーンシート81を作製する（未焼結体作製工程）。アルミナグリーンシート81に

おける所定位置には、図3に示されるように格子状にビア34（貫通孔）が透設される。ビア34（貫通孔）の形成は、例えばドリリング加工、パンチング加工、レーザ加工によって行われる。ビア34（貫通孔）の形成を、アルミナグリーンシート81の成形時に同時にあってもよい。いずれにしても本実施形態では、未焼結体の段階で穴明け加工を行っているため、焼結体になった段階で穴明け加工を行う方法に比べて、比較的容易にかつ低コストで穴明けを行うことができる。次に、図4に示されるように、スクリーン印刷装置などを使用して従来周知のタングステンペースト82（導電性金属を含むペースト）を印刷し、ビア34内にタングステンペースト82を充填する（金属充填工程）。そして、ペースト充填後のアルミナグリーンシート81を焼成炉に移し、アルミナグリーンシート81及びタングステンペースト82を千数百℃に加熱することにより、アルミナ及びペースト中のタングステンを同時に焼結させる（同時焼成工程）。その結果、図5に示すインターポーザ31が得られる。なお、焼結したタングステンペースト82からなる導体柱35においては、上端面及び下端面が表面張力の作用によって略半球状に盛り上がることで、上端面側バンプ36及び下端面側バンプ37が形成される。なお、導体柱35における前記盛り上がりが殆ど無いかまたは小さい場合には、上面32側及び下面33側のうちの少なくとも一方に、公知のはんだ材料を印刷、リフローして、はんだバンプを形成してもよい。

【0040】

次に、完成した前記インターポーザ31の上面32にICチップ21を載置する。このとき、ICチップ21側の面接続端子22と、インターポーザ31側の上端面側バンプ36とを位置合わせするようとする。そして、加熱して各上端面側バンプ36をリフローすることにより、上端面側バンプ36と面接続端子22とを接合する。その結果、図6に示すICチップ付きインターポーザ61が完成する。

【0041】

次に、インターポーザ31側の下端面側バンプ37と、配線基板41側の面接続パッド46とを位置合わせして（図7参照）、配線基板41上に前記ICチップ付きインターポーザ61を載置する。なお、面接続パッド46の表面上には、

あらかじめ公知のはんだバンプ（図示略）を形成しておいてもよい。そして、下端面側バンプ37と面接続パッド46とを接合する。この後、必要に応じてアンダーフィル材（図示略）による界面の封止などを行えば、図1に示す半導体パッケージ11が完成する。

【0042】

このようにして完成した半導体パッケージ11について以下の評価試験を行った。この評価試験では、インターポーザ本体38の厚さをいくつか設定して（0 mm, 0.1 mm, 0.2 mm, 0.3 mm, 0.5 mm, 0.7 mm, 1.0 mm）、各試験サンプルを150°C-25°Cのヒートサイクルに遭遇させ、そのときにチップ接合部分に加わる熱応力の大きさ（MPa）を調査した。なお本評価試験では、ICチップ21のサイズを縦12.0 mm×横10.0 mm×厚さ0.7 mmとし、配線基板41のサイズを縦45.0 mm×横45.0 mmとした。その結果は以下のとおりである。

【0043】

インターポーザ本体38の厚さ	熱応力の大きさ	評価
0 mm（比較例）	5.9 MPa	×
0.1 mm	2.6 MPa	◎
0.2 mm	1.5 MPa	◎
0.3 mm	1.9 MPa	◎
0.5 mm	3.2 MPa	○
0.7 mm	4.0 MPa	○
1.0 mm	4.6 MPa	△

【0044】

以上の結果からも明白なように、インターポーザ本体38の厚さを0.1 mm以上0.3 mm以下にすることにより、チップ接合部分に加わる熱応力が確実に低減されることが実証された。

【0045】

従って、本実施形態によれば以下の効果を得ることができる。

【0046】

(1) この半導体パッケージ 11 (構造体) は、アルミナからなる略板形状のインターポーザ本体 38 を用いて構成されている。よって、インターポーザ 31 と IC チップ 21 との熱膨張係数の差が小さくなっている。それゆえ、IC チップ 21 に直接大きな熱応力が作用しなくなる。よって、たとえ IC チップ 21 が大型で発熱量が多いものであったとしても、IC チップ 21 とインターポーザ 31 との界面にクラック等が起こりにくい。ゆえに、チップ接合部分等に高い信頼性を付与することができ、信頼性や耐久性に優れた半導体パッケージ 11 を実現することができる。しかも、アルミナは窒化珪素等に比べれば安価なセラミック材料であり、タンゲステンも一般的によく使用される導電性金属材料であることから、これらを組み合わせれば比較的安価なインターポーザ 31 、半導体パッケージ 11 を実現することができる。

【0047】

(2) 本実施形態では、ペースト 82 中に含まれる金属を焼結させる方法として同時焼成法を採用していることから、比較的工数が少なくて済み、その分だけインターポーザ 31 を効率よく低成本で生産することができる。

【0048】

なお、本発明の実施形態は以下のように変更してもよい。

【0049】

・ 例えば、図 8 に示される別の実施形態のように、ビア 34 の内壁面にメタライズ層 83 が形成されたインターポーザ 91 (中継基板) を用いて半導体パッケージ 11 を構成してもよい。このようなインターポーザ 91 は例えば下記の手順を経て作製される。まず、アルミナグリーンシート 81 を作製しつつ所定位置にあらかじめ穴明け加工を行った後、これを焼成して、図 9 に示すようなインターポーザ本体 38 を作製する (焼成工程)。次に、図示しないマスクを設けた状態でタンゲステンの真空蒸着を行い、図 10 に示されるように、ビア 34 の内壁面全体に厚さ $1 \mu\text{m}$ 以下のメタライズ層 83 を形成する (メタライズ工程)。この後、図 11 に示されるように、メタライズ層 83 が形成されたビア 34 内に導電性金属の一種であるはんだ 84 を充填する (金属充填工程)。このときの具体的手法としては、例えば、各ビア 34 の上端開口部に 90% Pb - 10% Sn から

なる高融点はんだボールを載置し、これを加熱して溶融させる。その結果、溶融した高融点はんだが重力で下方に移動してビア34内に注入され、ビア34の内壁面にあるメタライズ層83に溶着する。また、導体柱35の上端面及び下端面は表面張力の作用によって略半球状に盛り上がり、上端面側バンプ36及び下端面側バンプ37となる。その結果、図12に示すインターポーザ91が完成する。

【0050】

・例えば、上記実施形態の半導体パッケージ11（構造体）は、次のようにして製造されてもよい。まず、配線基板41の上面42にインターポーザ31をはんだ付け等により接合することで、インターポーザ付き配線基板71（中継基板付き基板）をあらかじめ作製する。その後、このインターポーザ付き配線基板71の上面32にICチップ21を接合し、所望の半導体パッケージ11とする（図13参照）。

【0051】

次に、特許請求の範囲に記載された技術的思想のほかに、前述した実施形態によって把握される技術的思想を以下に列挙する。

【0052】

（1）前記中継基板本体を構成する前記無機絶縁材料は低温焼成セラミックであり、前記複数の導体柱を構成する前記導電性金属は銅及び銀から選択される少なくとも1つであることを特徴とする請求項1または2に記載の中継基板。

【0053】

（2）前記貫通孔の内壁面にメタライズ層を有することを特徴とする請求項1または2に記載の中継基板。

【0054】

（3）前記中継基板本体を構成する前記無機絶縁材料は金属材料との同時焼成が不可能なセラミックであり、前記貫通孔の内壁面にメタライズ層を有することを特徴とする請求項1または2に記載の中継基板。

【0055】

（4）前記中継基板本体の厚さは0.1mm以上0.3mm以下であることを

特徴とする請求項 1 または 2 に記載の中継基板。

【0056】

(5) 前記中継基板本体の厚さは 0.1 mm 以上 0.2 mm 以下であることを特徴とする請求項 1 または 2 に記載の中継基板。

【0057】

(6) 前記半導体素子における少なくとも一辺は 10.0 mm 以上であることを特徴とする請求項 1 または 2 に記載の中継基板。

【0058】

(7) 前記中継基板本体は、前記基板よりも低い熱膨張係数の材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0059】

(8) 前記中継基板本体は、少なくともシリコンよりも剛性が高い材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0060】

(9) 前記中継基板本体は、ヤング率が 200 GPa 以上の材料からなることを特徴とする請求項 1 または 2 に記載の中継基板。

【0061】

(10) 前記貫通孔から露出する前記導体柱の少なくとも一方の端部表面にバンプを有することを特徴とする請求項 1 または 2 に記載の中継基板。

【0062】

(11) 前記中継基板本体を構成する前記無機絶縁材料はセラミックであり、前記複数の導体柱を構成する前記導電性金属はタンクステン、モリブデン、タンタル及びニオブから選択される少なくとも 1 つの高融点金属であることを特徴とする請求項 1 または 2 に記載の中継基板。

【0063】

(12) 熱膨張係数が 2.0 ppm/°C 以上 5.0 ppm/°C 未満であって面接続端子を有する半導体素子が実装される第 1 面及び第 2 面を有し、前記第 1 面及び前記第 2 面を連通させる複数の貫通孔を有し、無機絶縁材料からなる略板形状の中継基板本体と、前記複数の貫通孔内に導電性金属を充填することにより形

成され、前記面接続端子と接続される複数の導体柱とを備える中継基板の製造方法において、セラミック未焼結体を焼成して前記中継基板本体を作製する焼成工程と、前記中継基板本体における前記複数の貫通孔の内壁面にメタライズ層を形成するメタライズ工程と、前記メタライズ層が形成された前記複数の貫通孔内に前記導電性金属を充填する金属充填工程とを含むことを特徴とする中継基板の製造方法。

【図面の簡単な説明】

【図 1】 ICチップ（半導体素子）と、インターポーザ（中継基板）と、配線基板（基板）とからなる実施形態の半導体パッケージ（構造体）を示す概略断面図。

【図 2】 実施形態のインターポーザの製造過程を説明するための概略断面図

。

【図 3】 実施形態のインターポーザの製造過程を説明するための概略断面図

。

【図 4】 実施形態のインターポーザの製造過程を説明するための概略断面図

。

【図 5】 完成した本実施形態のインターポーザを示す概略断面図。

【図 6】 本実施形態の半導体パッケージを構成する ICチップ付きインターポーザ（半導体素子付き中継基板）を示す概略断面図。

【図 7】 本実施形態の ICチップ付きインターポーザを配線基板上に実装するときの状態を示す概略断面図である。

【図 8】 ICチップ（半導体素子）と、インターポーザ（中継基板）と、配線基板（基板）とからなる別の実施形態の半導体パッケージ（構造体）を示す概略断面図。

【図 9】 別の実施形態のインターポーザの製造過程を説明するための概略断面図。

【図 10】 別の実施形態のインターポーザの製造過程を説明するための概略断面図。

【図 11】 別の実施形態のインターポーザの製造過程を説明するための概略

断面図。

【図12】完成した別の本実施形態のインターポーザを示す概略断面図。

【図13】別の実施形態において、ICチップをインターポーザ付き配線基板（中継基板付き基板）上に実装するときの状態を示す概略断面図。

【符号の説明】

1 1 …半導体素子と中継基板と基板とからなる構造体としての半導体パッケージ

2 1 …半導体素子としてのICチップ

2 2 …面接続端子

3 1, 9 1 …中継基板としてのインターポーザ

3 2 …（中継基板本体の）第1面

3 3 …（中継基板本体の）第2面

3 4 …貫通孔

3 5 …導体柱

3 8 …中継基板本体としてのインターポーザ本体

4 1 …基板としての配線基板

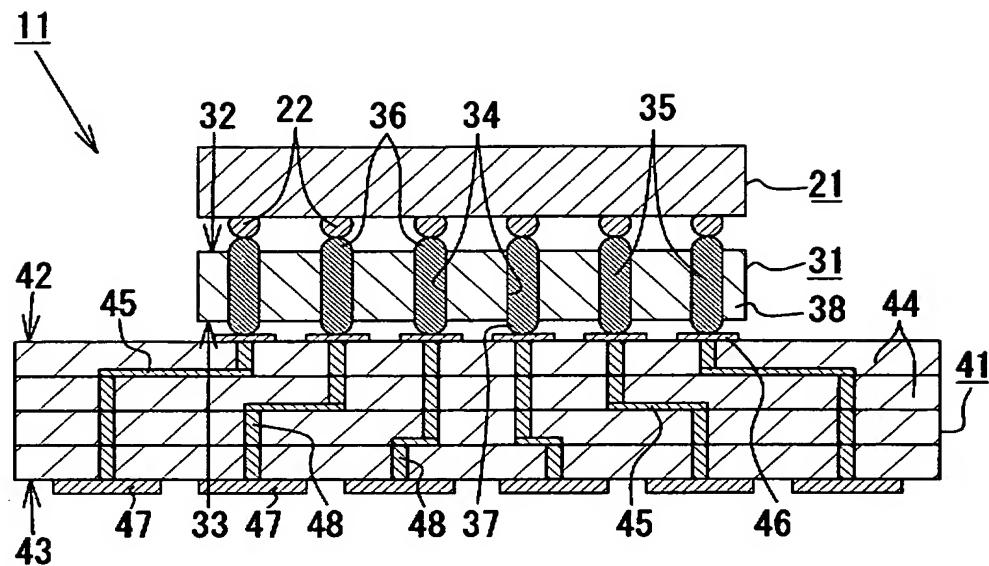
4 6 …面接続パッド

6 1 …半導体素子付き中継基板としてのICチップ

7 1 …中継基板付き基板としてのインターポーザ付き配線基板

【書類名】 図面

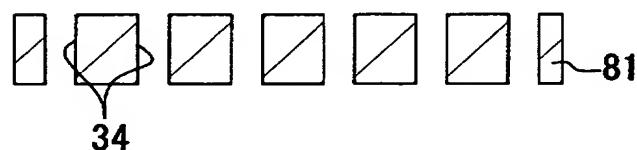
【図1】



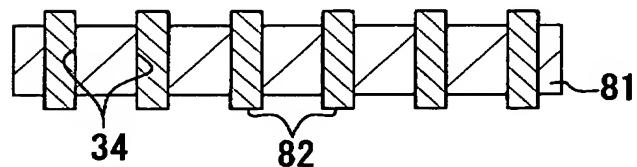
【図2】



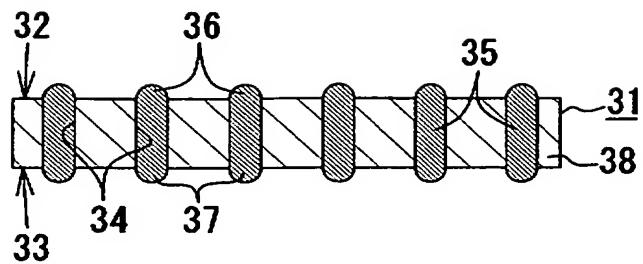
【図3】



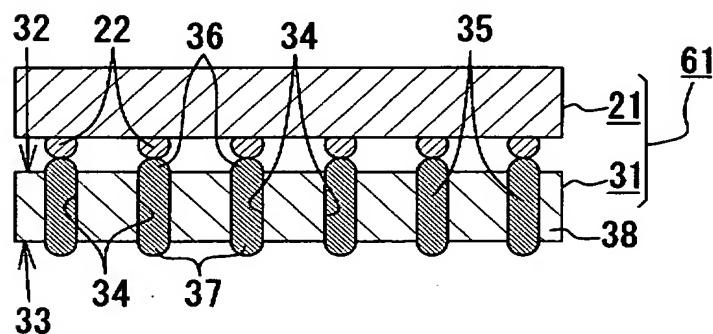
【図4】



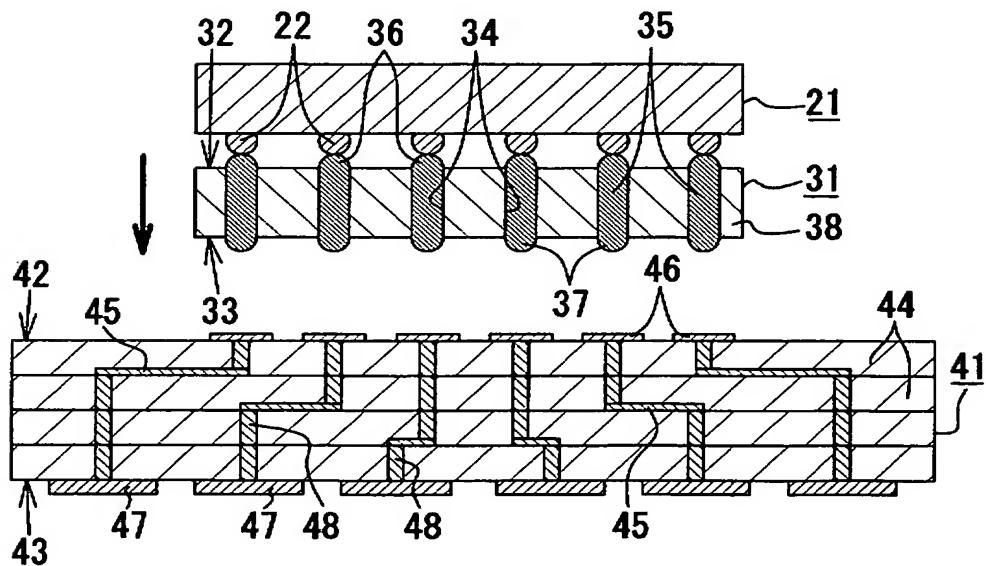
【図5】



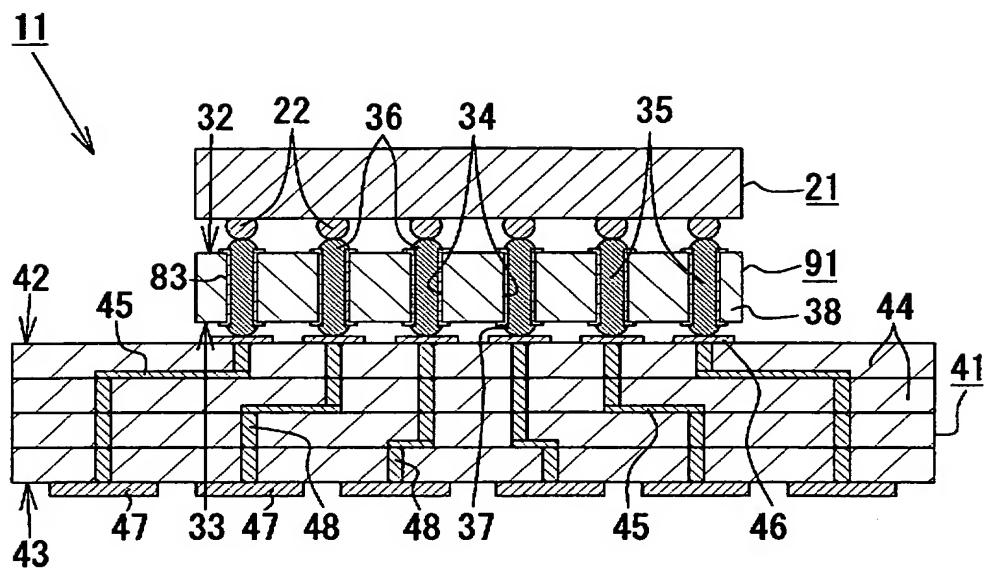
【図6】



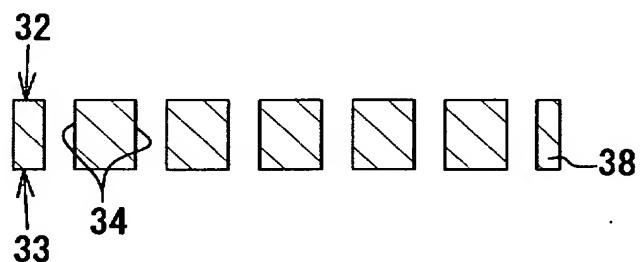
【図7】



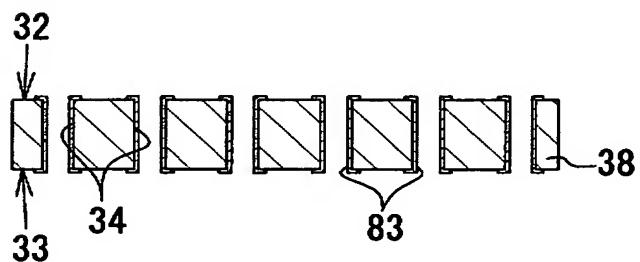
【図 8】



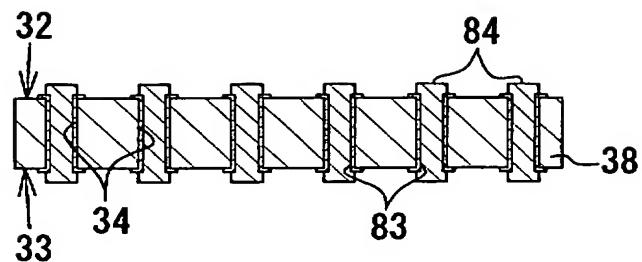
【図 9】



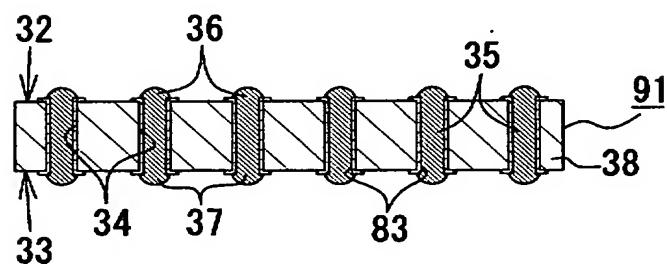
【図 10】



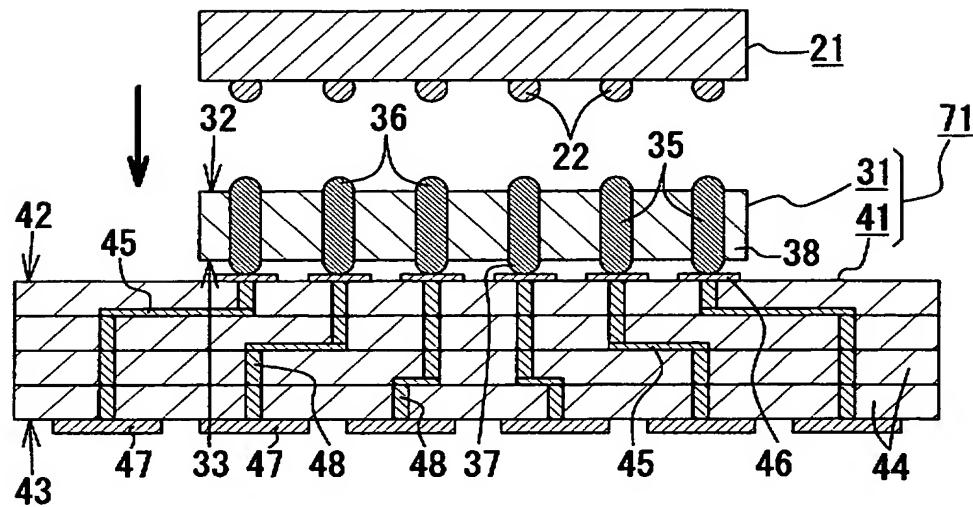
【図 1 1】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 半導体素子の接合部分における信頼性が高い、半導体素子と中継基板と基板とからなる構造体を提供すること。

【解決手段】 本発明の構造体11は、半導体素子21と中継基板31と基板41とからなる。半導体素子21は、熱膨張係数が2.0 ppm/°C以上5.0 ppm/°C未満であって面接続端子22を有する。基板41は、熱膨張係数が5.0 ppm/°C以上であって面接続パッド46を有する。中継基板31は、中継基板本体38と複数の導体柱35とを有する。中継基板本体38の第1面32には半導体素子21が実装され、第2面33は基板41の表面上に実装される。複数の導体柱35は、複数の貫通孔34内に導電性金属を充填することにより形成され、面接続端子22と接続される。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2003-129127
受付番号	50300752686
書類名	特許願
担当官	第四担当上席 0093
作成日	平成 15 年 5 月 12 日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000004547

【住所又は居所】 愛知県名古屋市瑞穂区高辻町 14 番 18 号

【氏名又は名称】 日本特殊陶業株式会社

【代理人】

【識別番号】 100114605

【住所又は居所】 愛知県名古屋市瑞穂区密柑山町 2 丁目 30-1

第 2 好日ハイツ 202 号室

【氏名又は名称】 渥美 久彦

次頁無

特願 2003-129127

出願人履歴情報

識別番号 [000004547]

1. 変更年月日 1990年 8月 8日

[変更理由] 新規登録

住所 愛知県名古屋市瑞穂区高辻町14番18号
氏名 日本特殊陶業株式会社